



Titre Thèse	Etude théorique et expérimentale d'un système neuromorphique CMOS dédié à la reconnaissance d'une séquence numérique en présence du bruit environnant	
(Co) Directeur	Christophe LOYEZ	E-mail : Christophe.loyez@univ-lille.fr
(Co) Directeur	François DANNEVILLE	E-mail : francois.danneville@univ-lille.fr
Laboratoire	IEMN	Web :
Equipe	CSAM et ANODE	Web :
	Contrat Doctoral Etablissement	Lille <input checked="" type="checkbox"/> UVHC <input type="checkbox"/> ECL <input type="checkbox"/> ISEN-YNCREA <input type="checkbox"/>
Financement prévu	Président-Région <input type="checkbox"/>	Région – Autre <input type="checkbox"/> Préciser :
Acquis <input type="checkbox"/>	Président- Autre <input type="checkbox"/> Préciser	DGA – Autre <input type="checkbox"/> Préciser
	Contrat de recherche <input type="checkbox"/> Type	Autre <input type="checkbox"/>

Résumé du sujet :

Le sujet de cette thèse s'inscrit principalement dans la thématique « Traitement neuro-inspiré de l'information » de l'IEMN. Ce sujet concerne l'étude de l'apport du bruit dans les réseaux de neurones artificiels à spikes. L'objectif est de proposer une modélisation du bruit pouvant être utilisée en simulation pour évaluer les performances des mécanismes d'apprentissage supervisés voire non-supervisés dans les réseaux de neurones à spikes. Le candidat ou la candidate aura pour objectif de développer un modèle de bruit qui sera implémenté à l'aide d'un simulateur open-source de systèmes neuromorphiques. Il sera question d'étudier l'architecture de neurones permettant d'effectuer l'apprentissage de reconnaissance d'une séquence binaire (octet par exemple) et la détection de cette séquence en environnement bruyant. Cette étude s'inscrit dans la problématique de la « wake-up » radio, c'est-à-dire, comment gérer les phases de veille et d'éveil des objets connectés de manière optimale en termes de consommation énergétique et de sensibilité de détection d'informations numériques transmises. Egalement, le sujet inclut l'étude de l'implémentation de l'architecture de réseau identifiée, ce en technologie silicium (CMOS 65 nm) pour réalisation et validation expérimentale.

Abstract:

Theoretical and experimental investigation on a neuromorphic system specific to digital signal recognition in a surrounding noise

The main objectives of this project are to study a new bioinspired, Silicon-Based cognitive neuromorphic Integrated Circuit (IC) for energy efficient IoT. Based on a spiking Artificial Neuron Network (ANN) architecture, this ultra low power neuromorphic system will be embedded in a wireless node or a sensor, where it will be trained to achieve cognitive functions such as object recognition on digital patterns.

The scientific motivations are:

- to reach an unsurpassed record in terms of energy efficiency enabling the complete wake-up receiver to exhibit an ultra low power consumption.
- to achieve a new cognitive wake-up receiver by implementing a self-learning bioinspired process for pattern recognition.

By mimicking the biology, such a cognitive system will enable to operate in extreme noisy conditions and it will be implemented using a CMOS technology for experimental validation.

Co-encadrant ou autre contact :