



DOCTORAT DE
L'UNIVERSITE DE LILLE 1



Ecole Doctorale : SPI

Discipline : Micro et Nano Technologies,
Acoustique et Télécommunications

Nom du candidat : Mohamed RIDAOUI

Président de Jury

Directeurs de Thèse

S. BOLLAERT
H. MAHER

Rapporteurs

A. BOURNEL
G. LARRIEU

Membres

A. SOLTANI
F. DUCROQUET

TITRE DE LA THESE



Fabrication et caractérisation de MOSFET III-V
à faible bande interdite et canal ultra mince

Fabrication and characterization of MOSFET III-V
with small gap and ultra thin body

RESUME

Les dispositifs à base de silicium dominent l'industrie des semi-conducteurs en raison du faible coût de ce matériau, de sa disponibilité et de la maturité de sa technologie. Cependant, ce dernier présente des limitations physiques notamment en termes de mobilité et de vitesse de saturation des porteurs, qui limitent son utilisation dans le domaine de l'hyperfréquence et freinent la réduction des tensions d'alimentations et donc de la consommation des circuits CMOS. Cela ouvre la voie à d'autres matériaux semi-conducteurs comme InGaAs et InAs plus rapides, qui possèdent une bonne mobilité électronique en volume (de 5000 à 40.000 $\text{cm}^2/\text{V}\cdot\text{s}$) ainsi qu'une forte vitesse de saturation des électrons. Nous avons fabriqué des MOSFETs ultra-thin body (UTB) à canal InAs/InGaAs avec une longueur de grille de 150 nm. Les performances fréquentielles et le courant I_{ON} des MOSFET se révèlent être comparables aux MOSFETs existants de l'état de l'art. Dans cette étude, les MOSFETs UTB ont été fabriqués avec une technologie auto-alignée. Le canal conducteur est constitué d'InGaAs à 75% de taux d'indium ou d'un composite InAs/In_{0,53}Ga_{0,47}As. Une fine couche d'InP (3 nm) a été insérée entre le canal et l'oxyde, afin d'éloigner les défauts de l'interface oxyde-semiconducteur du canal. Enfin, une épaisseur de 4 nm d'oxyde de grille (Al_2O_3) a été déposée par la technique de dépôt des couches atomiques (ALD). Les contacts ohmiques impactent les performances des MOSFETs. La technologie ultra-thin body permet difficilement d'obtenir des contacts S/D de faibles résistances. De plus, l'utilisation de la technique d'implantation ionique pour les architectures UTB est incompatible avec le faible budget thermique des matériaux III-V et ne permet pas d'obtenir des contacts ohmiques de bonne qualité. Par conséquent, nous avons développé une technologie auto-alignée, basée sur la diffusion du Nickel « silicide-like » par capillarité à basse température de recuit (250°C) pour la définition des contacts de source et de drain. Finalement, nous avons étudié et analysé la résistance de l'alliage entre le Nickel et les III-V (R_{sheet}). A partir de cette technologie, des MOSFET In_{0,75}Ga_{0,25}As et InAs/In_{0,53}Ga_{0,47}As ont été fabriqués. On constate peu de différences sur les performances électriques de ces deux composants. Pour le MOSFET InAs/InGaAs ayant une longueur de grille $L_G=150$ nm, un courant maximal de drain $I_D=730$ mA/mm, et une transconductance extrinsèque maximale $G_{M,MAX}=500$ mS/mm ont été obtenus. Le dispositif fabriqué présente une fréquence de coupure f_T égale à 100 GHz, et une fréquence d'oscillation maximale f_{max} de 60 GHz, pour la tension drain-source (V_{DS}) de 0,7 V.

Silicon-based devices dominate the semiconductor industry because of the low cost of this material, its technology availability and maturity. However, silicon has physical limitations, in terms of mobility and saturation velocity of the carriers, which limit its use in the high frequency applications and low supply voltage i.e. power consumption, in CMOS technology. Therefore, III-V materials like InGaAs and InAs are good candidates because of the excellent electron mobility of bulk materials (from 5000 to 40.000 $\text{cm}^2/\text{V}\cdot\text{s}$) and the high electron saturation velocity. We have fabricated ultra-thin body (UTB) InAs/InGaAs MOSFET with gate length of 150 nm. The frequency response and ON-current of the presented MOSFETs is measured and found to have comparable performances to the existing state of the art MOSFETs as reported by the other research groups. The UTB MOSFETs were fabricated by self-aligned method. Two thin body conduction channels were explored, In_{0,75}Ga_{0,25}As and a composite InAs/In_{0,53}Ga_{0,47}As. A thin upper barrier layer consisting of InP (3nm) is inserted between the channel and the oxide layers to realized a buried channel. Finally, the Al_2O_3 (4 nm) was deposited by the atomic layer deposition (ALD) technique. It is well known that the source and drain (S/D) contact resistances of InAs MOSFETs influence the devices performances. Therefore, in our ultra-thin body (UTB) InAs MOSFETs design, we have engineered the contacts to achieve good ohmic contact resistances. Indeed, for this UTB architecture the use of ion implantation technique is incompatible with a low thermal budget and cannot allow to obtain low resistive contacts. To overcome this limitation, an adapted technological approach to define ohmic contacts is presented. To that end, we chose low thermal budget (250°C) silicide-like technology based on Nickel metal. Finally, we have studied and analyzed the resistance of the alloy between Nickel and III-V (R_{sheet}). MOSFET with two different epilayer structures (In_{0,75}Ga_{0,25}As and a composite InAs/In_{0,53}Ga_{0,47}As) were fabricated with a gate length (L_G) of 150 nm. There were few difference of electrical performance of these two devices. We obtained a maximum drain current (I_{ON}) of 730 mA/mm, and the extrinsic transconductance ($G_{M,MAX}$) showed a peak value of 500 mS/mm. The devices exhibited a current gain cutoff frequency f_T of 100 GHz and maximum oscillation frequency f_{max} of 60 GHz for drain to source voltage (V_{DS}) of 0.7 V.

Soutenance le 30 juin 2017 à 10h30
Amphi du LCI