

**Nom du candidat : Julien BORREL**

**Président de Jury**

**Directeur de Thèse**

**E. DUBOIS**

**Rapporteurs**

**S. MANTL  
A. DIMOULAS**

**Membres**

**R. CLERC  
M. BAWEDIN**

**TITRE DE LA THESE**

**Nouvelle technologie de contact pour CMOS FDSOI 10 nm  
et en deçà**

**Innovative contact technology for CMOS FDSOI 10 nm and below**

**RESUME**

Alors que nous approchons des nœuds technologiques ultimes dans le domaine de la logique numérique, réduire significativement la résistivité des contacts des transistors apparaît comme primordial. Néanmoins, à cause de l'ancrage du niveau de Fermi, la plupart des métaux utilisés dans la micro-électronique, lorsque mis en contact avec du silicium, présentent un travail de sortie effectif très éloigné de sa valeur théorique. Restreignant fortement la modulation de la hauteur de barrière Schottky à l'interface, ce phénomène empêche donc l'optimisation de la résistivité de contact. Afin de l'endiguer, une approche récente consiste à insérer une couche de diélectrique au sein du contact, formant ainsi une jonction Métal/Isolant/Semi-conducteur (MIS). Ce travail de thèse consiste donc à i) analyser le schéma optimal d'intégration de contacts MIS simultanément sur substrats n et p présentant des concentrations de dopants relativement élevées ; ii) Evaluer l'impact de tels contacts sur les performances des nœuds avancés ; iii) Fabriquer des contacts MIS dans un environnement semi-industriel en utilisant les matériaux conventionnellement utilisés en micro-électronique avancée ; iv) Evaluer les propriétés effectives des contacts MIS ainsi fabriqués.

As we reach the development of the ultimately scaled digital logic CMOS nodes, meeting the performance requirements for the upcoming devices generations implies to drastically decrease the contact resistivity value. However, due to Fermi Level Pinning (FLP), most of the metals used in the microelectronics today feature an effective metal work function almost independent from their reference value when contacted to silicon. This phenomenon hinders the optimization of the Schottky barrier height at the interface and thus of the contact resistivity. An innovative approach consists in inserting a dielectric layer between the metal and the semiconductor of the contacts thus forming Metal / Insulator / Semiconductor (MIS) junctions. The work of this thesis consists in i) analyzing the optimal co-integration scheme of MIS contacts on n- and p-type semiconductors presenting relatively high doping concentration; ii) Evaluating the impact of such contacts on advanced MOSFETs nodes; iii) Implementing MIS contacts in a semi-industrial environment using the materials commonly found in advanced microelectronics; iv) Gauging the effective electrical properties of MIS contacts.

**Soutenance le 03 mars 2017 à 14h00  
Minatec à Grenoble**