DOCTORAT DE L'UNIVERSITE DE LILLE 1



Ecole Doctorale : SPI



Discipline : Micro et Nano Technologies, Acoustique et Télécommunications

Nom du candidat : Vinay Kumar CHINNI

Président de Jury

Directeurs de Thèse

X. WALLART Directeur de Recherche à l'Université de Lille1, IEMN
M. ZAKNOUNE Directeur de Recherche à l'Université de Lille1, IEMN
L. DESPLANQUE Maître de Conférences à l'Université de Lille1, IEMN

Rapporteurs

R. DRIAD Chef de Groupe III-V Technologie à Fraunhofer IAF, Allemagne

B. SALEM Chargé de Recherche CNRS au LTM à Grenoble

Membres

C. MANEUX Professeur au l'IMS à l'Université de Bordeaux
V. NODJIADJIM Ingénieure de Recherche au III-V Lab à Marcoussis
R. TEISSIER Directeur de Recherche à l'IES à Montpellier

TITRE DE LA THESE



Transistors à effet tunnel vertical à hétérojonction AlGaSb/InAs pour électronique basse consommation

AlGaSb/InAs vertical Tunnel Field Effect Transistors for low power electronics

RESUME

Depuis une dizaine d'années, la miniaturisation des circuits microélectroniques silicium est freinée par l'augmentation de la densité de puissance consommée car la réduction de la tension d'alimentation n'a pas suivi celle des dimensions. Cela est inhérent au mécanisme thermo-ionique d'injection des porteurs dans les transistors de type MOSFET et conduit à envisager un mécanisme d'injection des porteurs différent, basé sur l'effet tunnel. Pour être efficace, cette solution doit s'accompagner de l'introduction de semi-conducteurs III-V à faible masse effective et petite bande interdite. Parmi ces derniers, l'hétérojonction (Al)GaSb/InAs semble prometteuse grâce à la possibilité de passer d'un alignement des bandes de type 'échelon' à 'brisé'.

Ce travail de thèse porte sur la fabrication de transistors à effet tunnel (TFET) à base d'héterostructures (Al)GaSb/InAs. L'influence des paramètres matériaux et géométriques sur les performances du transistor a été évaluée à l'aide des simulations utilisant le logiciel Silvaco. Le développement d'un procédé technologique complet de fabrication de diodes et transistors verticaux de taille nanométrique a ensuite permis la réalisation d'un TFET sur substrat GaAs. Sa caractérisation électrique a révélé un courant dans l'état ON de 433 μ A/ μ m à $V_{DS} = V_{GS} = 0.5$ V. A basse température, une pente sous le seuil de 71 mV/décade et un rapport ON/OFF de 6 décades ont été obtenus. Ce compromis à l'état de l'art entre courant ON et capacité de commutation démontre que le TFET à base de l'hétérojonction (Al)GaSb/InAs pourrait constituer une alternative de choix pour les technologies futures après optimisation de l'empilement de grille.

Silicon microelectronics is facing a power consumption crisis for around ten years since the scaling of the supply voltage has not followed that of the transistor dimensions. This is mainly due to the inherent limits of the silicon MOSFETs, based on the thermionic injection mechanism of the carriers. Going to a tunneling injection mechanism is therefore very appealing but, to be efficient, this should go along with the introduction of low effective mass and small bang gap III-V semiconductors. Among them, the (Al)GaSb/InAs heterojunction is very attractive due to the ability to tune the band alignment from staggered to broken gap which eventually results in large tunneling current densities.

In this PhD work, the fabrication of tunnel field effect transistors (TFETs) based on AlGaSb/InAs heterostructures grown by molecular beam epitaxy is investigated. First the impact of the basic material and geometrical parameters on the device performances has been simulated using Silvaco TCAD software. A complete technological process for the fabrication of nanoscale vertical tunnel diodes and tunneling transistors has then been developed and has led to the achievement of a vertical TFET on a GaAs substrate. The electrical characterization of this device has been carried out exhibiting an ON-current of 433 μ A/ μ m at $V_{DS} = V_{GS} = 0.5$ V. At low temperature, a subthreshold swing of 71 mV/decade and a 6 decade ON/OFF ratio at 0.1 V are demonstrated. This state-of-the-art trade-off between ON current and switching properties indicates that the (Al)GaSb/InAs TFET may be a valuable solution for beyond CMOS technology after further improvement of the gate stack process.