

Nom du candidat : Arnaud WERQUIN

JURY

Président de Jury

Directeur de Thèse

A. KAISER Directeur de Recherche HDR à l'IEMN, département ISEN

Rapporteurs

C. BERLAND Professeur HDR à l'ESIEE à Noisy le Grand
E. KERHERVE Professeur HDR au Laboratoire IMS à Talence

Membres

A. FRAPPE Enseignant-Chercheur à l'IEMN, département ISEN
D. BELOT Expert Senior à ST Microelectronics à Crolles
C. GAQUIERE Professeur HDR à l'Université de Lille1, IEMN
P. LOUMEAU Professeur HDR à Telecom Paristech à Paris

TITRE DE LA THESE

Transmetteur numérique large bande multi-cadence multi-voie à faible émission parasite appliqué à la radio opportuniste

RESUME

Les terminaux de communications sans fil évoluent en des terminaux supportant plusieurs standards. L'un des challenges est d'utiliser le meilleur standard au bon moment. L'émetteur d'une radio cognitive agile en fréquence se doit d'être reconfigurable afin de transmettre l'information dans des bandes fréquentielles sous utilisées et d'avoir recours au standard offrant la meilleure qualité de communication. L'élément le plus critique dans un émetteur est l'étage de puissance et sa connexion avec l'antenne. Les principaux problèmes devant être pris en compte par l'amplificateur de puissance (PA) sont: la linéarité, la puissance délivrée à l'antenne et le rendement. Un émetteur numérique basé sur un amplificateur de puissance commandé numériquement (DPA) est étudié et un prototype a été implémenté afin de démontrer la faisabilité du concept.

Le DPA est principalement utilisé dans les architectures polaires plutôt que cartésienne. L'architecture proposée est basée sur une approche à multiple voies combinée à une conversion de fréquences. La diversité introduite sur les fréquences d'échantillonnage permet de contrôler le niveau d'impuretés spectrales émises. Celles-ci proviennent de la conversion directe numérique vers RF. Cette conversion est réalisée par le DPA sans le recours à des filtres passifs. Les émetteurs implémentés en technologies CMOS avancées ont souvent recours à une architecture à multiple voies. L'approche présentée dans ce manuscrit tire avantage de cette structure parallèle afin de générer des signaux portant la même information mais échantillonnés à des fréquences différentes.

Le standard LTE a été pris comme standard de référence, et un modulateur d'enveloppe a été conçu en technologie CMOS 65nm. Les conversions de fréquences bande de base et la logique de contrôle ont été implémentées sur FPGA. La recombinaison des voies est réalisée à l'aide de composants discrets.

Le prototype de modulateur d'enveloppe numérique réalisé, démontre le principe d'atténuation d'images pouvant atteindre 6dB dans le cas d'un système à deux voies. Les DPAs supportent quatre fréquences d'échantillonnage {100 MS/s; 133 MS/s; 152 MS/s; 160MS/s}. L'amplificateur délivre jusqu'à 16.7dBm sur la bande 0.9 à 1.9 GHz et assure un PAE de 12.4% avec un EVMrms de -28dB.

Le prototype a été testé avec des signaux LTE de 10 MHz et 802.11g de 20 MHz. La surface totale occupée par le circuit est de 1.04mm² tandis que la surface dédiée aux DPAs et logique de contrôle occupent seulement 0.25mm².

Soutenance prévue le 27 juin 2013 à 10h00
Amphi du LCI