

**Nom du candidat : Samuel FOULON**

**JURY**

**Président de Jury**

**Directeur de Thèse**

**N. ROLLAND** Professeur à l'Université de Lille1, IEMN

**Co-Directeur**

**C. LOYEZ** Chargé de Recherche CNRS à l'Université de Lille1, IEMN

**Rapporteurs**

**G. BAUDOIN** Professeur à l'Université de Paris Est, ESIEE

**R. QUERE** Professeur à l'Université de Limoge, XLIM

**Encadrant industriel**

**S. PRUVOST** Ingénieur à STMicroelectronics à Crolles

**Examineur**

**P. WAMBACQ** Professeur à l'Université de Bruxelles, IMEC, Belgique

**P. VINCENT** Ingénieur au CEA-Leti à Grenoble

**Invité**

**D. PACHE** Ingénieur à STMicroelectronics à Crolles

**TITRE DE LA THESE**

**Contribution à l'étude et à la réalisation  
de systèmes de communication inter puces  
à très haut débit en gamme millimétrique**

**RESUME**

Les fréquences de fonctionnement des transistors des dernières technologies silicium sont désormais nettement supérieures à 100GHz. Ces performances favorisent les recherches de systèmes de communication travaillant à des fréquences de plus en plus élevées. Cette montée en fréquence permet d'une part le transfert de données multi-gigabits et, d'autre part, la conception de systèmes de plus en plus compacts pouvant aller jusqu'à l'intégration des antennes sur silicium.

L'objectif de ce travail de recherche était de concevoir un système de communication puce à puce sans fil multi-gigabits à 140GHz. Un tel système de communication courte portée peut être utilisé pour améliorer voire supplanter les interconnexions filaires inter-puces dont les débits de données sont limités. D'autre part, il peut également être utilisé pour améliorer la testabilité des puces sur wafer en rendant possible le test sans contact.

Une étude comparative des architectures de communication à annulation de bruit de phase de type self-homodyne et self-hétérodyne a été menée durant ces travaux de recherche. Ces architectures sont basées sur l'émission du signal porteur en plus du signal modulé, simplifiant ainsi la génération de fréquence des parties émettrice et réceptrice. En effet, en gamme de fréquences millimétriques, les topologies nécessitant un système de récupération de la fréquence porteuse ou de synchronisation de fréquence sont complexes et consomment beaucoup d'énergie.

Une modulation tout ou rien (OOK) a de ce fait été retenue pour la réalisation du démonstrateur. L'ensemble des éléments de la chaîne d'émission-réception a ensuite été conçu en technologie BiCMOS SiGe:C 0.13µm. Le démonstrateur incluant les différents éléments de la chaîne d'émission/réception ainsi que les antennes a été implémenté sur silicium, la surface totale du circuit avec les antennes est de 0.31mm<sup>2</sup>. Un transfert de données jusqu'à 14Gbps a été réalisé à une distance de 0.6mm avec une efficacité énergétique de 5.7pJ/bit. A partir du circuit réalisé, une démonstration à 140GHz en modulation QPSK self-hétérodyne a également été effectuée et un EVM de 27% à 10Gbps a été mesuré.

**Soutenance le 24 mai 2013 à 14h00  
Amphi de l'IRCICA**